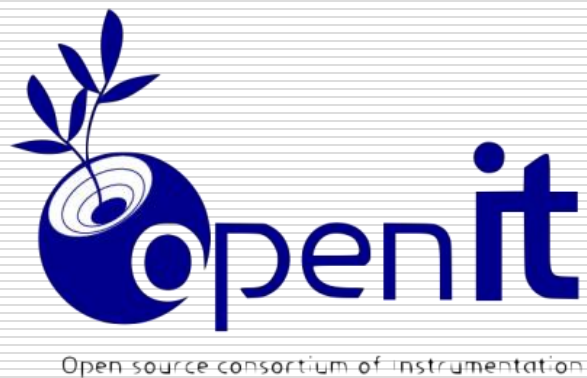


# Open-It FPGAトレーニングコース(入門編)

## 8. 設計演習(総合)

---



第3.2版

2015年12月04日

# はじめに

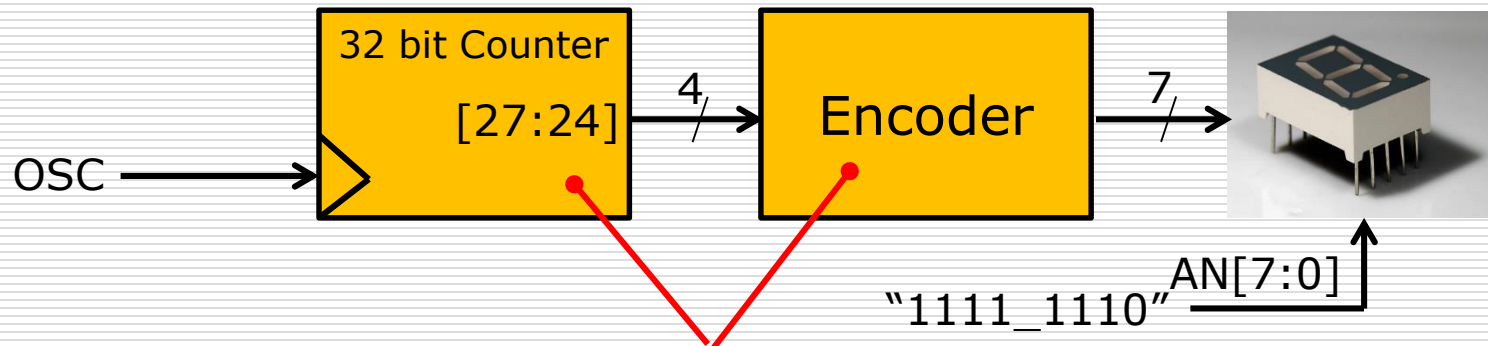
---

- 全ての演習を終わらせる必要はありません
- 大切なことはゼロからVivadoプロジェクトを作り、コードを書き、実装して試す、という一連の作業ができるようになる事です
- 先を急がず、一つの課題で良いので理解しながらじっくり取り組んでください

# 課題 (Lab I1) の内容

## S1で製作したコードを階層化

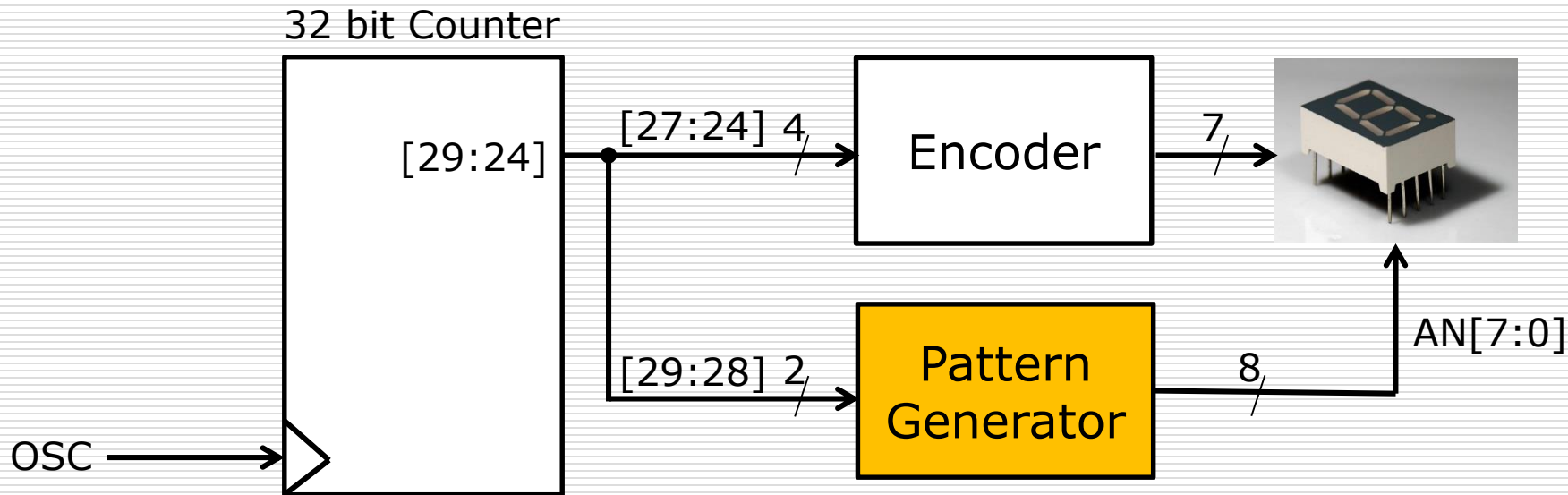
S1で製作したカウンターとEncoder部をモジュールとして分離し  
上位モジュールでカウンターモジュールとEncoderモジュールを組み込む



この部分を下位モジュールにする

# 課題 (Lab I2) の内容

4個の7セグLEDを順番に点灯させる



この回路を下位モジュールとして追加

ANはLEDを選択する信号

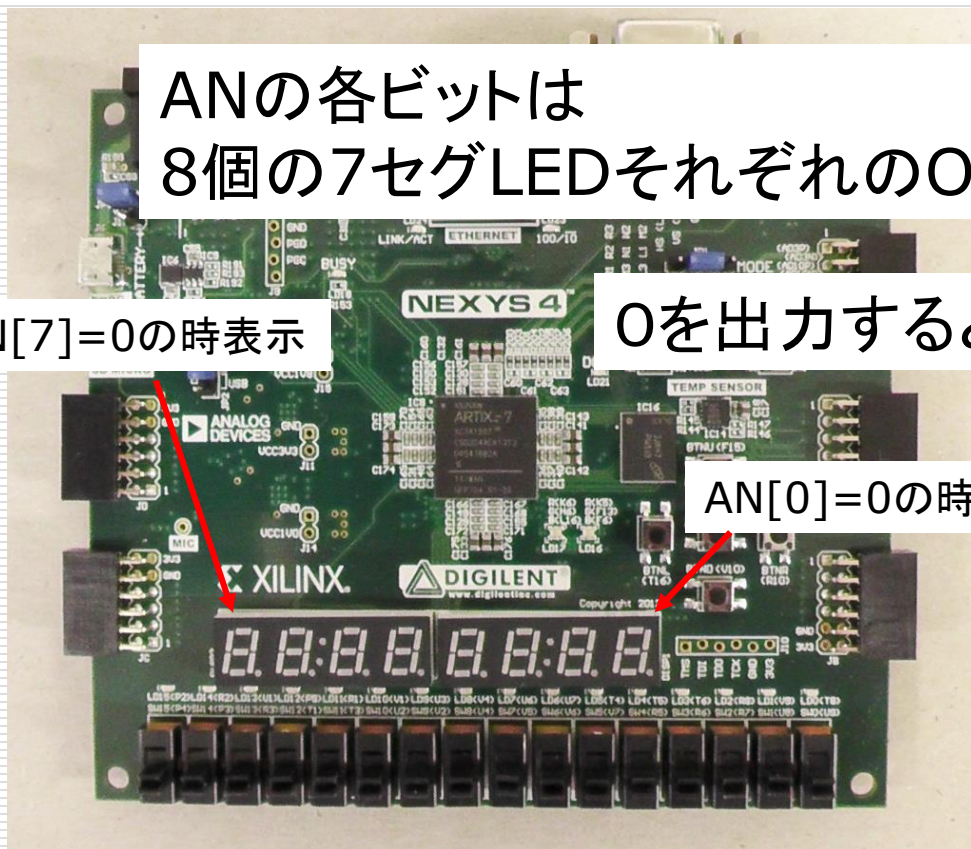
# 信号ANの説明

ANの各ビットは  
8個の7セグLEDそれぞれのON/OFF信号になっている

AN[7]=0の時表示

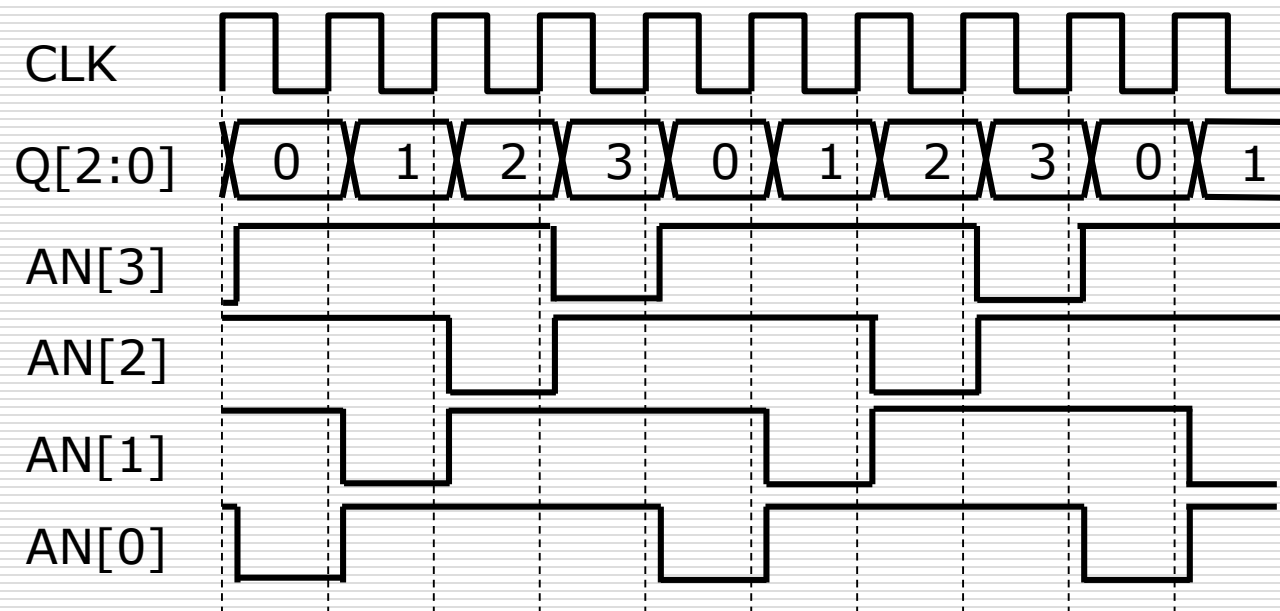
0を出力すると該当LEDがONになる

AN[0]=0の時表示



# Pattern Generatorの動作

AN[3:0]を変化させる、AN[7:4]は"1111"固定



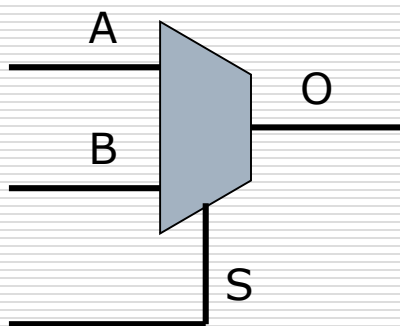
Q==0の時はAN[0]=L、Q==1の時はAN[1]=L、  
Q==2の時はAN[2]=L、Q==3の時はAN[3]=L

# 課題 (Lab I3) の内容

1bit 2入力 Multiplexer / Selector

以下の動作をする組み合わせ回路を設計してください

入出力の関係



A	B	S	O
L	X	L	L
H	X	L	H
X	L	H	L
X	H	H	H

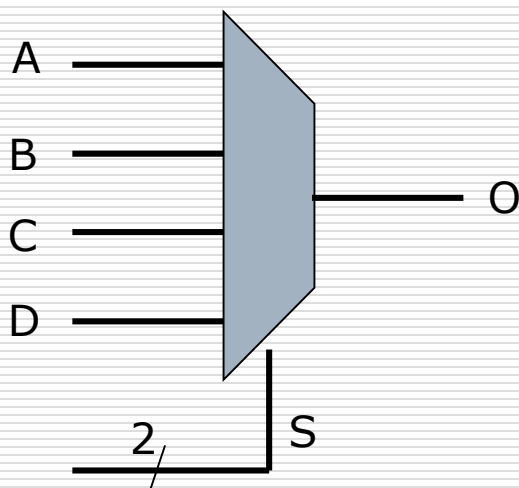
AND, OR, NOTを使って設計してください。  
設計のみでOKです

XはDon't care。  
出力に影響を与えない事を意味する。  
1でも0でも同じ結果になる。

# 課題 (Lab I4) の内容

## 4入力 Multiplexer / Selector

以下の動作をする組み合わせ回路を設計してください



入出力の関係

S	O
0	A
1	B
2	C
3	D

この回路をAND, OR, NOTを使って設計してください。

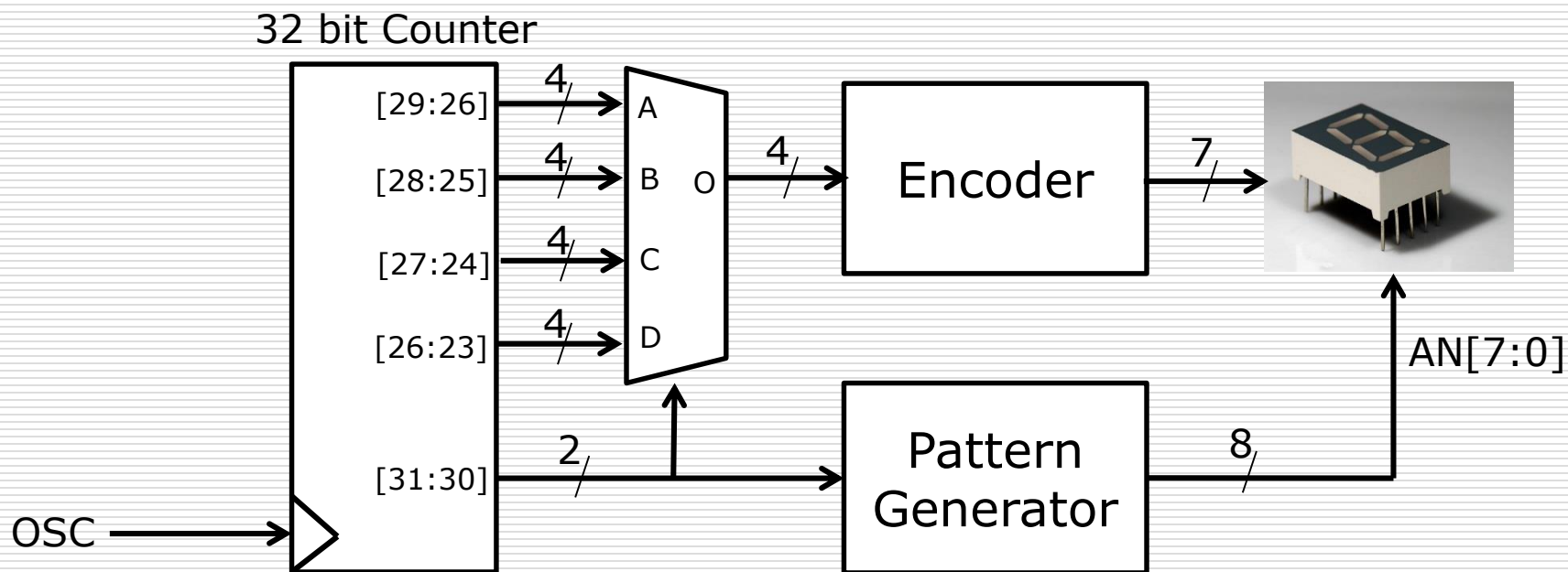
設計のみでOKです

S=0の時はOにAと同じ値が現れ  
 S=1の時はOにBと同じ値が現れ  
 S=2の時はOにCと同じ値が現れ  
 S=3の時はOにDと同じ値が現れる事を意味する



# 課題 (Lab I5) の内容

表示桁を4桁に拡張



この課題の手順書はありません。  
Lab I2のコードに追加または修正することで進めてください。

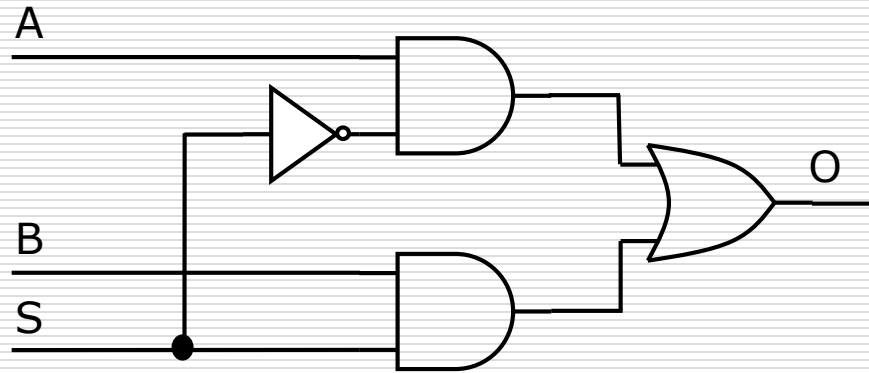
---

# Lab I3, Lab I4解答例

# Lab I3解答例

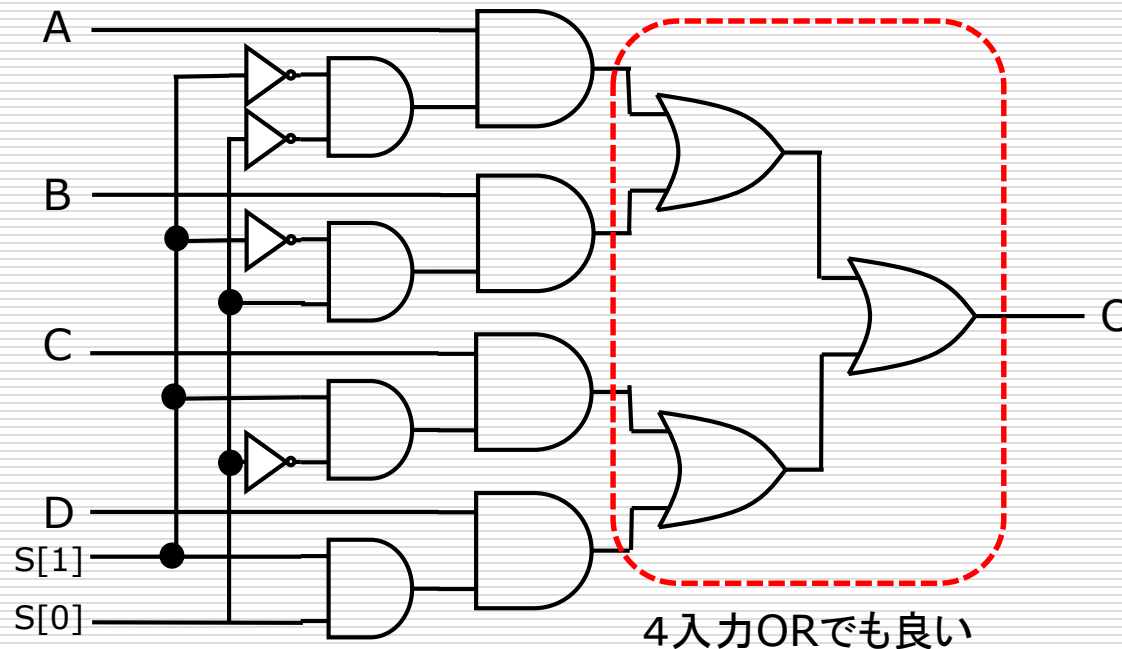
## 1bit 2入力 Multiplexer / Selector

---



# Lab I3解答例

## 1bit 4入力 Multiplexer / Selector



# アンケート

---

## アンケートにご協力ください

トレーニングコースのWebページから入力できます。

氏名所属は未記入でも送信できます。  
専攻も正確に記入する必要ありません。専門分野が分かれば十分です。

# 履歴

---

- 2015/7/31 第3.0版 課題内容全面変更 内田智久(Esys, KEK/総研大)
- 2015/8/6 第3.1版 信号ANに関する説明追加、誤字訂正 内田智久(Esys, KEK/総研大)
- 2015/12/04 第3.2版 表示方式変更 内田智久(Esys, KEK/総研大)