

FCC-hh 予定

J.Tanaka

2016年8月5日

前回からの進展

- 実働ゼロ ... すみません
- 情報収集(とってつけたような活動内容で、すみません。)
 - Heather
 - みなさんご存知の方
 - 今週話した。(中村君)
 - Clement Helsen
 - 昨年度3月、東大頭脳循環WSに来てくれた。
 - 日本OKのはず。
 - FCC softwareの開発者
 - 今週メールした。

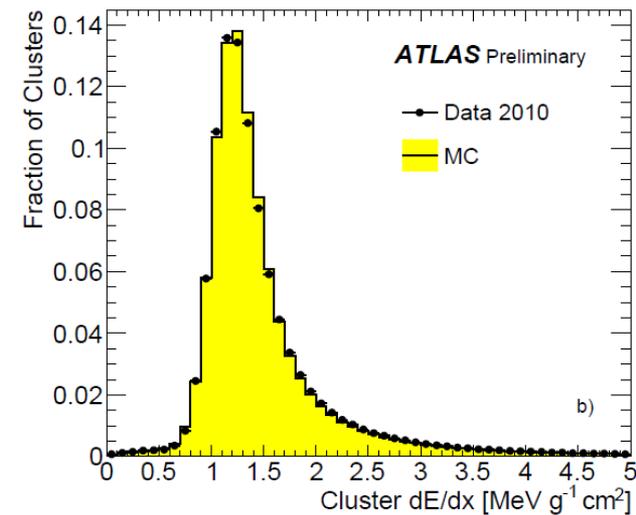
FCC-hh Physics

- 2,3個のトピックを決めて進めないで全く前進しない。
 - より現実的な目標 = 2017年1月のCERNでのFCC Physics WS
- 提案
 - Di-Higgs
 - Heatherもこの辺ならよく知っているし、FCC-hhでは重要なトピック
 - bbbb or $bb\gamma\gamma$ をやってみる。
 - <https://twiki.cern.ch/twiki/bin/view/LHCPhysics/LHCHXSWGHH>
 - $x\text{-sec}(gg \rightarrow HH) = 45\text{fb}@14\text{TeV}, 1749\text{fb}@100\text{TeV}$
 - $100\text{TeV bbbb} : 580\text{fb}, bb\gamma\gamma : 4.6\text{fb}$
 - $13\text{TeV } x\text{-sec}(ttH) = 510\text{fb}$
 - 次回までにKinematicsを見る。
 - Disappearing tracks
 - Wino LSP, $\Delta M = \text{約}160\text{MeV} \rightarrow \text{Chargino lifetime} = 0.2\text{nsec} \sim 7\text{cm}$
 - $\beta\gamma = p/m$ の効果が使える？

- dE/dx with pixel detector
 - <https://cds.cern.ch/record/1336519>
 - 古いノートです。

3.1 Charge Collection in Clusters

A minimum ionizing particle (MIP) crossing a silicon pixel sensor will generate ≈ 80 electron-hole pairs per micrometer of thickness. This charge is measured with 8-bit accuracy using the ToT method [2] provided it is above threshold (3.5 ke in the data we are considering in this note). The calibration of the detector is such that a MIP crossing the 250 μm sensor thickness at normal incidence will give a ToT count of 30, while the overflow is at 255. Each pixel diode will then measure a charge ranging from 3.5 ke to 170 ke. All the Pixel read-out channels are calibrated and equalized within 2%, which is significantly below the intrinsic accuracy on the ionization loss for a MIP. This procedure is repeated as frequently as required to guarantee stable operation. The charge collection efficiency is uniform over the sensor area with the exception of dead areas ($\approx 3\%$) most of which are due to non operational Pixel modules. The fraction of individual dead pixel is only a few per mille.



読み出し関係

- 今考えている高速リンクのR&Dを発展させる。
(写しです) 40MHz (25ns), 5MB/イベントとすると、

- 1) Trigger-less → 200TB/s

- 400Gbps x 5000リンク

- 2) Trigger 1MHz → 5TB/s

- 100Gbps x 500リンク
- 400Gbps x 125リンク

(リンク数はこんなに単純な話ではないと思うが)

もし1secでreconstructできるなら、400万コア or 10万コア
(ちなみに今のアトラスのMC/Derivationに使えるコア数は200kつまり、20万コア)